



UNIVERSITÀ DEGLI STUDI DI SIENA
Facoltà di Ingegneria

Esercitazioni di Elettronica II

Tommaso Addabbo - Valerio Vignoli

Ultima revisione: 6 dicembre 2005

Copyright ©2005 TOMMASO ADDABBO - VALERIO VIGNOLI. Permission is granted to copy, distribute and/or modify this document under the terms of the GNU Free Documentation License, Version 1.2 or any later version published by the Free Software Foundation. A copy of the license can be retrieved from <http://www.gnu.org>, or contact the Free Software Foundation, Inc., 51 Franklin St, Fifth Floor, Boston, MA 02110-1301 USA.

Indice

| | | |
|----------|--|-----------|
| 1 | Amplificatori operazionali in circuiti con retroazione negativa | 3 |
| 1.1 | Modello dell'amplificatore operazionale reale | 3 |
| 1.1.1 | Valori tipici | 4 |
| 1.2 | Principali effetti delle non idealità | 4 |
| 1.2.1 | Amplificatore non invertente | 5 |
| 1.2.2 | Amplificatore invertente | 5 |
| 1.3 | Esercizi | 6 |
| 2 | Amplificatori operazionali in circuiti a retroazione positiva | 13 |
| 2.1 | Trigger di Schmitt | 13 |
| 2.2 | Circuiti con retroazione positiva e negativa | 15 |
| 2.3 | Circuiti astabili | 20 |
| 2.3.1 | Generatori di onda quadra | 20 |
| 3 | Convertitori A/D e D/A | 22 |
| 3.1 | Acquisizione dei dati | 23 |
| 4 | Elettronica digitale | 26 |
| 4.1 | Invertitori n-MOS | 26 |
| 4.2 | Invertitori C-MOS | 28 |

Capitolo 1

Amplificatori operazionali in circuiti con retroazione negativa

1.1 Modello dell'amplificatore operazionale reale

In questo documento si fa riferimento al modello semplificato dell'amplificatore operazionale reale riprodotto in Fig. 1.1, dove

- V_{OS} : tensione di offset [V]
- I_{B1}, I_{B2} : correnti di polarizzazione [A]
- $CMRR$: Common Mode Rejection Ratio
- R_{id} : resistenza di ingresso differenziale [Ω]
- R_0 : resistenza di uscita [Ω]
- V_{cc}, V_{ee} : tensioni di alimentazione [V]

Per l'operazionale si è inoltre assunto un comportamento a polo dominante per cui

$$A(\omega) = \frac{A_0}{1 + j\frac{\omega}{\omega_B}} \quad (1.1)$$

dove $\omega_B = 2\pi f_B$ individua la pulsazione di taglio a $-3dB$. Ulteriori grandezze definite sono

- $GBW = A_0 f_B$: prodotto guadagno-banda (Gain-Bandwidth) [Hz]. Coincide con la frequenza di transizione f_T alla quale $|A(2\pi f_T)| \approx 1$
- SR : Slew-Rate [V/s]
- $I_{OS} = I_{B1} - I_{B2}$: corrente di offset [A]

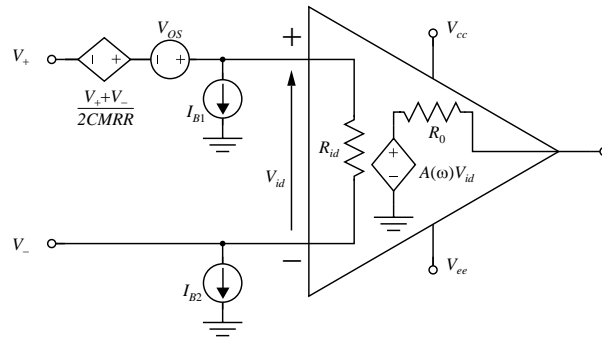


Figura 1.1: Modello semplificato dell'operazionale reale con le principali non idealità.

1.1.1 Valori tipici

Negli amplificatori operazionali reali le quantità sopra introdotte possono variare notevolmente. Nella tabella che segue sono riportati i valori tipici per alcuni dispositivi reali

| | $\mu A741$ | $TL081$ | $LTC1051$ |
|---------------------------|--------------|-----------------|----------------|
| V_{OS} | $\pm 1mV$ | $\pm 3mV$ | $\pm 0.5\mu V$ |
| R_{id} | $1.5M\Omega$ | $10^{12}\Omega$ | |
| R_0 | 75Ω | 200Ω | |
| I_B | $10nA$ | $30pA$ | $15pA$ |
| I_{OS} | $\pm 2nA$ | $\pm 5pA$ | $\pm 30pA$ |
| A_0 | $106dB$ | $106dB$ | $130dB$ |
| GBW | $1MHz$ | $3MHz$ | $2.5MHz$ |
| $CMRR$ | $90dB$ | $86dB$ | $130dB$ |
| SR | $0.5V/\mu s$ | $13V/\mu s$ | $4V/\mu s$ |
| $(V_{cc} - V_{ee})_{min}$ | $8V$ | $8V$ | $5V$ |
| $(V_{cc} - V_{ee})_{max}$ | $44V$ | $36V$ | $16V$ |

1.2 Principali effetti delle non idealità

In riferimento ai valori tipici per le quantità sopra introdotte, sono riportati qui di seguito alcuni dei principali effetti¹ delle non idealità su alcuni circuiti esaminati

¹I risultati riportati sono approssimazioni ottenute attraverso opportune semplificazioni del modello dell'operazionale reale di Fig. 1.1.

durante il corso. Nel seguito è posto $\beta = R_1/(R_1 + R_2)$, con $R_1, R_2 = 10^2\Omega \div 10^7\Omega$.

1.2.1 Amplificatore non invertente

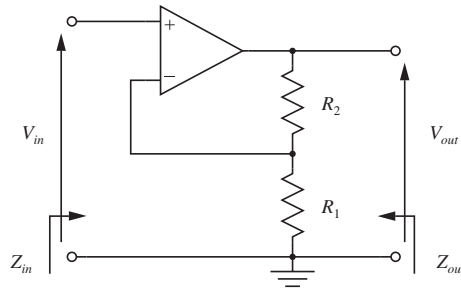


Figura 1.2: Amplificatore non invertente.

Posto

$$A'(\omega) = \frac{V_{out}}{V_{in}}(\omega) \quad (1.2)$$

risulta

$$A'(\omega) \approx \frac{A(\omega)}{1 + \beta A(\omega)} = \frac{A'_0}{1 + j \frac{\omega}{\omega'_B}} \quad (1.3)$$

dove

$$\omega'_B = \omega_B(1 + \beta A_0) \quad (1.4)$$

e

$$A'_0 = \frac{A_0}{1 + \beta A_0} \quad (1.5)$$

Inoltre

$$R_{in}(f = 0) \approx R_{id}(1 + \beta A_0) \quad (1.6)$$

e

$$R_{out}(f = 0) \approx \frac{R_0}{1 + \beta A_0} // (R_1 + R_2) \approx \frac{R_0}{1 + \beta A_0} \quad (1.7)$$

1.2.2 Amplificatore invertente

Posto

$$A'(\omega) = \frac{V_{out}}{V_{in}}(\omega) \quad (1.8)$$

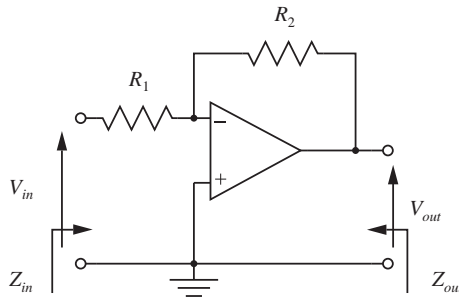


Figura 1.3: Amplificatore invertente.

risulta

$$A'(\omega) \approx \frac{(\beta - 1)A(\omega)}{1 + \beta A(\omega)} = \frac{A'_0}{1 + j\frac{\omega}{\omega'_B}} \quad (1.9)$$

dove

$$\omega'_B = \omega_B(1 + \beta A_0) \quad (1.10)$$

e

$$A'_0 = \frac{(\beta - 1)A_0}{1 + \beta A_0} \quad (1.11)$$

Inoltre

$$R_{in}(f = 0) \approx R_1 + \frac{R_2}{1 + A_0} // R_{id} \approx R_1 \quad (1.12)$$

e

$$R_{out}(f = 0) \approx \frac{R_0}{1 + \beta A_0} // (R_1 + R_2) \approx \frac{R_0}{1 + \beta A_0} \quad (1.13)$$

1.3 Esercizi

Negli esercizi di questo capitolo, quando non altrimenti specificato, per gli amplificatori operazionali impiegati saranno assunte le seguenti caratteristiche $R_0 = 0\Omega$, $R_{id} = \infty$, $CMRR = \infty$, $V_{OS} = 0V$, $I_{B1} = I_{B2} = 0A$, $SR = \infty$ e risposta in frequenza a singolo polo (1.1).

Esercizio 1.3.1 *L'amplificatore non invertente di Fig.1.2 presenta in continua un guadagno reale di 40dB ed una resistenza di uscita di 0.1Ω . Calcolare il guadagno in continua dell'amplificatore operazionale impiegato, assumendo che $R_0 = 200\Omega$. Fornire un dimensionamento per R_1 e R_2 .*

Soluzione. L'amplificatore non invertente in continua presenta un guadagno

$$A'_0 \approx \frac{A_0}{1 + \beta A_0} = 10^{\frac{40}{20}} = 100 \quad (1.14)$$

ed una resistenza di uscita pari a

$$R_{out} \approx \frac{R_0}{1 + \beta A_0} = 0.1\Omega \quad (1.15)$$

Assumendo $R_0 = 200\Omega$ dalla precedente equazione si ottiene

$$1 + \beta A_0 = 2000 \quad (1.16)$$

Usando questo risultato nella (1.14) si ricava

$$A_0 \approx 2000 \cdot 100 = 2 \cdot 10^5 \quad (1.17)$$

Pertanto dalla (1.16) si ottiene

$$\beta \approx \frac{2 \cdot 10^3 - 1}{2 \cdot 10^5} \approx 10^{-2} = \frac{R_1}{R_1 + R_2} \quad (1.18)$$

da cui un possibile dimensionamento si ha ponendo $R_1 = 1k\Omega$ e $R_2 = 99k\Omega$.

————— ⊗ —————

Esercizio 1.3.2 Si consideri per l'inseguitore di tensione di Fig. 1.4 un amplificatore operazionale con guadagno in continua di 80dB e frequenza di taglio a $-3dB$ di 20Hz. Calcolare l'errore commesso dall'inseguitore alla frequenza di 20kHz.

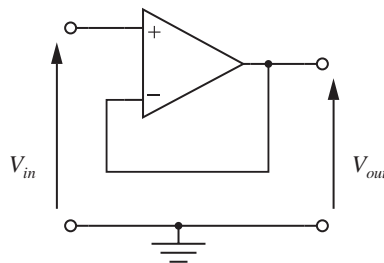


Figura 1.4: Inseguitore di tensione.

Soluzione. Impiegando un amplificatore operazionale ideale questo circuito ha una funzione di trasferimento

$$\left. \frac{V_{out}}{V_{in}}(\omega) \right|_{ideale} = 1 \quad (1.19)$$

L'unica non idealità da considerare è il guadagno finito e dipendente dalla frequenza (1.1). Sostituendo all'operazionale ideale il modello di Fig. 1.1 si ottiene

$$\frac{V_{out}}{V_{in}}(\omega) = \frac{A(\omega)}{1 + A(\omega)} = \frac{A_0}{1 + A_0 + j\frac{\omega}{\omega_B}} \quad (1.20)$$

Essendo $A_0 = 10^{\frac{80}{20}} = 10^4$ e $\omega_B = 2\pi \cdot 20 \text{ rad/s}$ si ottiene

$$\frac{V_{out}}{V_{in}}(2\pi \cdot 20 \cdot 10^3) \approx \frac{10^4}{10^4 + j10^3} = \frac{10}{10 + j} \quad (1.21)$$

da cui

$$\left| \frac{V_{out}}{V_{in}}(2\pi \cdot 20 \cdot 10^3) \right| \approx \frac{10}{\sqrt{100 + 1}} \approx 0.995 \quad (1.22)$$

L'errore commesso è dato dal FGE (Fractional Gain Error)

$$FGE|_{f=20kHz} = \frac{|G_{reale} - G_{ideale}|}{|G_{ideale}|} = 0.005 = 0.5\% \quad (1.23)$$

————— ⊗ —————

Esercizio 1.3.3 Si realizzi un amplificatore di tensione con frequenza di taglio $f'_B \geq 30kHz$, e che presenti in continua $R_{in} \geq 1G\Omega$, $R_{out} \leq 0.5\Omega$ e guadagno

$$\left| \frac{V_{out}}{V_{in}}(\omega = 0) \right| = 400$$

Per il progetto si utilizzi una cascata di uno o più stadi identici che impieghino un amplificatore operazionale reale dalle seguenti caratteristiche

$$R_{id} = 800k\Omega, R_0 = 50\Omega, A_0 = 8 \cdot 10^4, f_T = 1MHz$$

Soluzione. Il progettista deve stabilire nell'ordine:

1. Il tipo di stadio da usare (amplificatore invertente o non invertente)
2. Il numero necessario di stadi

Al primo punto si trova facile risposta osservando che in una cascata di amplificatori invertenti o non invertenti la resistenza di ingresso e la resistenza di uscita della cascata di stadi è sostanzialmente definita dalla resistenza di ingresso del primo stadio e dalla resistenza di uscita dell'ultimo stadio. Dalle specifiche di progetto, l'elevata resistenza di ingresso richiesta deve indurre il progettista ad optare per stadi amplificatori non invertenti (altrimenti, essendo in un amplificatore invertente $R_{in} \approx R_1$ si renderebbe necessario il vincolo poco realistico $R_1 \geq 1G\Omega$). La risposta al secondo punto è determinabile per tentativi, verificando se - partendo da un singolo stadio - è possibile soddisfare le specifiche del progetto.

Verifica per un singolo stadio

Considerando un amplificatore non invertente si ha

$$A'_0 \approx \frac{A_0}{1 + \beta A_0} = 400 \quad (1.24)$$

da cui, essendo $A_0 = 8 \cdot 10^4$, $\beta \approx 1/400$. Impiegando l'operazionale proposto nel singolo stadio si ottiene

$$R_{in} \approx R_{id}(1 + \beta A_0) = 8 \cdot 10^5 \left(1 + \frac{8 \cdot 10^4}{400}\right) \approx 16 \cdot 10^7 < 10^9 \Omega \quad (1.25)$$

che non permette di soddisfare la condizione sulla resistenza di ingresso.

Verifica per una cascata di due stadi

Essendo richiesto l'utilizzo di stadi identici, il guadagno di ognuno di essi dovrà essere tale da soddisfare

$$\left. \frac{V_{out}}{V_{in}}(\omega = 0) \right|_{tot} = \left. \frac{V_{out}}{V_{in}}(\omega = 0) \right|_1 \cdot \left. \frac{V_{out}}{V_{in}}(\omega = 0) \right|_2 = 400 \quad (1.26)$$

da cui

$$\left. \frac{V_{out}}{V_{in}}(\omega = 0) \right|_1 = \left. \frac{V_{out}}{V_{in}}(\omega = 0) \right|_2 = \sqrt{400} = 20 \quad (1.27)$$

Per ogni stadio quindi si ha

$$A'_0 \approx \frac{A_0}{1 + \beta A_0} = 20 \quad (1.28)$$

da cui, essendo $A_0 = 8 \cdot 10^4$, $\beta \approx 1/20$. Impiegando l'operazionale proposto, la resistenza di ingresso presentata dal primo stadio è

$$R_{in} \approx R_{id}(1 + \beta A_0) = 8 \cdot 10^5 \left(1 + \frac{8 \cdot 10^4}{20}\right) \approx 3.2 \cdot 10^9 > 10^9 \Omega, \quad (1.29)$$

soddisfacendo la specifica sulla R_{in} . Per quanto riguarda la R_{out} presentata dal secondo stadio (l'ultimo della cascata) si ha

$$R_{out} \approx \frac{R_0}{1 + \beta A_0} = \frac{50}{1 + \frac{8 \cdot 10^4}{20}} \approx 1.25 \cdot 10^{-2} < 0.5\Omega \quad (1.30)$$

soddisfacendo la specifica sulla R_{out} . Rimane da verificare che la frequenza di taglio $f'_{B_{TOT}}$ dell'amplificatore determinato dalla cascata dei due stadi sia superiore a $30kHz$. A tale scopo, la frequenza di taglio f'_B di ogni singolo stadio è pari a

$$f'_B = \frac{f_T}{A_0} (1 + \beta A_0) \approx \frac{10^6}{20} = 50kHz \quad (1.31)$$

In una cascata di N stadi identici, la frequenza di taglio a $-3dB$ è data da

$$f_{B_{tot}} = f'_B \sqrt{2^{1/N} - 1} \quad (1.32)$$

da cui, nel caso considerato per $N = 2$, si ha $f'_{B_{TOT}} \approx 32kHz > 30kHz$, che soddisfa l'ultimo vincolo di progetto. Per completare l'esercizio, rimangono da dimensionare R_1 e R_2 , per cui

$$\frac{1}{\beta} = 1 + \frac{R_2}{R_1} = 20 \Rightarrow \begin{cases} R_1 = 10k\Omega \\ R_2 = 190k\Omega \end{cases} \quad (1.33)$$

————— ⊗ —————

Esercizio 1.3.4 Nel circuito di Fig. 1.5 è impiegato un amplificatore operazionale con guadagno ideale ma affetto da correnti di polarizzazione $I_{B1} = I_{B2} = 1\mu A$, tensione di offset $V_{OS} = 4mV$ e slew rate $SR = 4V/\mu s$. Determinare il valore di R_K affinché la componente in uscita legata alle non idealità introdotte sia indipendente dal tempo. Assumendo in ingresso un gradino di tensione di $2V$, determinare il valore limite della costante di tempo $\tau = RC$ compatibile con lo slew rate dell'operazionale.

Soluzione. Sostituendo all'operazionale ideale il modello dell'operazionale reale di Fig. 1.1 con le non idealità introdotte si ottiene il circuito di Fig. 1.6 da cui

$$V_x = V_{OS} - I_B R_K \quad (1.34)$$

Facendo il bilancio delle correnti al nodo y si ottiene

$$\frac{V_{in}(t) - V_y(t)}{R} = I_B + I_C(t) \quad (1.35)$$

dove

$$I_C(t) = C \frac{d}{dt} (V_y(t) - V_{out}(t))$$

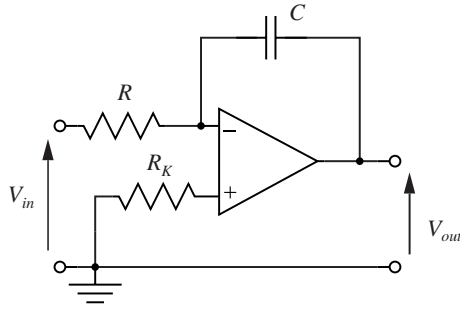


Figura 1.5: Integratore compensato.

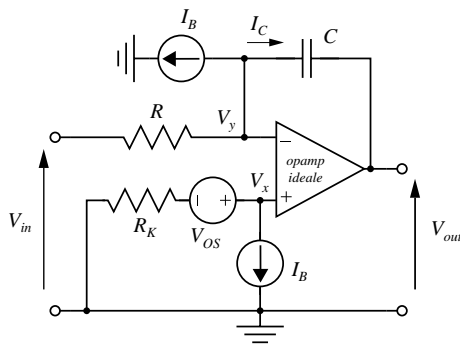


Figura 1.6: Modello circuitale per l'esercizio 1.3.4.

è la corrente istantanea che attraversa la capacità C . Essendo l'amplificatore operazionale nel circuito in analisi un operazionale ideale retroazionato negativamente, vale il principio del cortocircuito virtuale ai suoi morsetti per cui $V_y(t) = V_x = \text{costante}$ da cui

$$I_C(t) = \frac{V_{in}(t)}{R} - I_B - \frac{V_{OS} - I_B R_K}{R} = -C \frac{d}{dt} V_{out}(t) \quad (1.36)$$

Affinché l'uscita non vari nel tempo a causa delle non idealità introdotte è necessario che

$$I_B + \frac{V_{OS} - I_B R_K}{R} = 0 \quad (1.37)$$

ovvero che $R_K = R + V_{OS}/I_B$. In tal caso infatti si ottiene $V_y = V_x = -I_B R$ e per l'uscita

$$V_{out}(t) = -I_B R - V_C(0) - \int_0^t \frac{V_{in}(\theta)}{RC} d\theta \quad (1.38)$$

Essendo lo slew rate dell'operazionale limitato, deve risultare

$$\left| \frac{d}{dt} V_{out}(t) \right|_{\max} = \left| \frac{V_{in}(t)}{CR} \right|_{\max} \leq SR = 4 \cdot 10^6 \text{ V/s} \quad (1.39)$$

Assumendo in ingresso un gradino di ampiezza $2V$ deve essere

$$CR \geq \frac{2}{4 \cdot 10^6} = 5 \cdot 10^{-7} \text{ s} \quad (1.40)$$

————— ⊗ —————

Capitolo 2

Amplificatori operazionali in circuiti a retroazione positiva

Per la corretta risoluzione degli esercizi di questo capitolo, è bene ricordare che nell'analisi dei circuiti con amplificatori operazionali con uscita in saturazione *NON* è possibile applicare il principio del cortocircuito virtuale ai suoi morsetti. Negli esercizi di questo capitolo, quando altrimenti non specificato, per gli amplificatori operazionali impegnati saranno assunte le seguenti caratteristiche $R_0 = 0\Omega$, $R_{id} = \infty$, $CMRR = \infty$, $V_{OS} = 0V$, $I_{B1} = I_{B2} = 0A$, $SR = \infty$. Inoltre, gli amplificatori operazionali con uscita saturata sono supposti di tipo rail to rail e con risposta $V_O(V_{id})$ ideale riportata in Fig. 2.1.

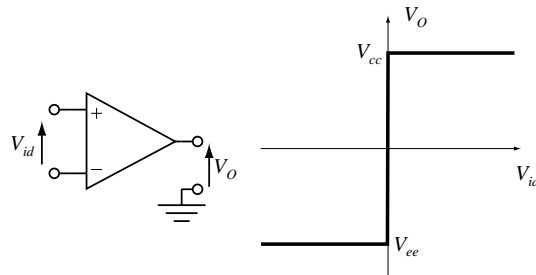


Figura 2.1: Guadagno ideale di un amplificatore operazionale con saturazione

2.1 Trigger di Schmitt

Esercizio 2.1.1 Si consideri il circuito in Fig. 2.2. Determinare l'andamento della tensione di uscita in funzione di quella di ingresso, assumendo $V_{cc} = 10V$, $R_1 = 1k\Omega$ e $R_2 = 3k\Omega$.

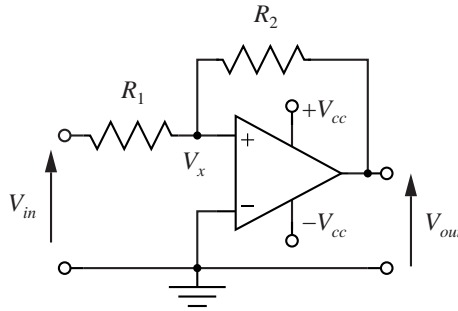


Figura 2.2: Trigger di Schmitt a logica positiva.

Soluzione. Una rapida analisi del circuito evidenzia come per $V_{in} \neq 0$ il sistema diverga (saturi) a $\pm V_{cc}$ (è una conseguenza della instabilità della soluzione $V_{in} = V_{out} = 0$). Il circuito va analizzato verificando quali valori della tensione di ingresso siano compatibili con l'uscita in saturazione. Essendo la corrente entrante nei morsetti dell'operazionale nulla, risulta

$$V_x = \frac{(V_{out} - V_{in})R_1}{R_1 + R_2} + V_{in} = \beta V_{out} + V_{in}(1 - \beta) \quad (2.1)$$

Dal momento che $V_{id} > 0 \Rightarrow V_{out} = V_{cc}$ e che $V_{id} < 0 \Rightarrow V_{out} = -V_{cc}$ risulta

Condizione di compatibilità per V_{in} affinché $V_{out} = V_{cc}$

Dalla (2.1)

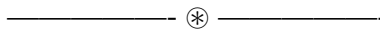
$$V_{id} = V_x > 0 \Rightarrow V_{in} > -\frac{\beta V_{cc}}{1 - \beta} = \frac{-10/4}{3/4} \approx -3.33V \quad (2.2)$$

Condizione di compatibilità per V_{in} affinché $V_{out} = -V_{cc}$

Dalla (2.1)

$$V_{id} = V_x < 0 \Rightarrow V_{in} < +\frac{\beta V_{cc}}{1 - \beta} = \frac{+10/4}{3/4} \approx 3.33V \quad (2.3)$$

Assumendo di far variare in modo monotono crescente l'ingresso da $-10V$ a $+10V$ si ottiene pertanto il grafico (a) riportato in Fig. 2.3. Viceversa, assumendo di far variare in modo monotono decrescente l'ingresso da $+10V$ a $-10V$ si ottiene il grafico (b). Se ne evince che il circuito è affetto dalla isteresi riportata nel grafico (c).



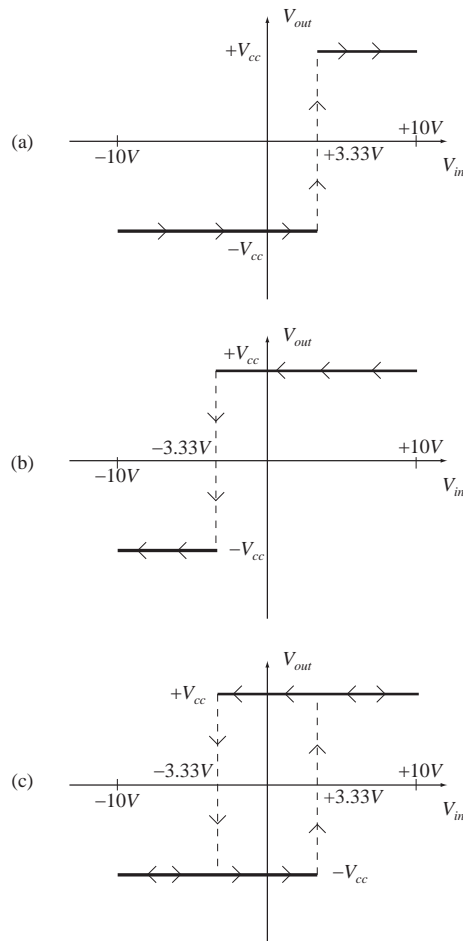


Figura 2.3: Isteresi del trigger di Schmitt a logica positiva dell'Es. 2.1.1.

2.2 Circuiti con retroazione positiva e negativa

Esercizio 2.2.1 Si consideri il circuito in Fig. 2.4 in cui $R_1 = R_2 = R_3 = R_4 = 1k\Omega$, $R_L = 500\Omega$ e $V_{cc} = 15V$. Determinare l'insieme dei valori di V_K per cui il circuito ammette soluzione e calcolare la corrente che scorre su R_L .

Soluzione. Nel circuito è presente una retroazione positiva ed una negativa. L'insieme dei valori V_K per cui il circuito ammette soluzione è determinato dai *punti fissi* del sistema, ovvero da quei valori delle tensioni ai nodi e delle correnti nei rami per cui sono congiuntamente soddisfatte tutte le leggi che regolano il circuito (equazioni di Kirchoff per le correnti ai nodi, ecc...). Al fine di poter individuare i punti fissi del sistema in questo tipo di circuiti si rende in generale necessario

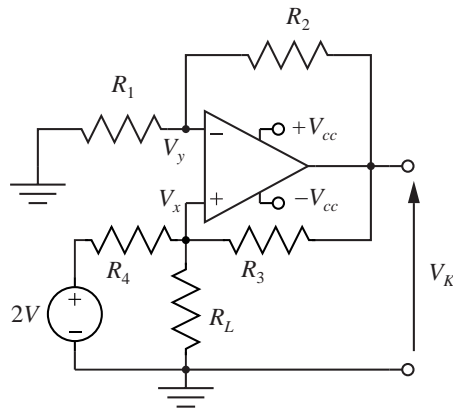


Figura 2.4: Circuito dell'Es. 2.2.1.

porre volta per volta l'amplificatore operazionale in uno dei suoi possibili stati ideali (vedi Fig. 2.1):

1. uscita satura a $+V_{cc}$ ($V_{id} > 0$)
2. uscita satura a $-V_{cc}$ ($V_{id} < 0$)
3. uscita non satura ad un qualunque valore di tensione compreso fra V_{cc} e V_{ee} , con $V_{id} = 0$

ed esaminare l'esistenza di soluzioni per il circuito.

1) *Ipotesi di uscita dell'operazionale satura a $+V_{cc}$ ($V_{id} > 0$)*

In questa ipotesi deve essere $V_x > V_y$ e $V_K = V_{cc}$. Risulta

$$V_y = \frac{V_{cc}R_1}{R_1 + R_2} = \frac{V_{cc}}{2} = 7.5V \quad (2.4)$$

Tuttavia

$$V_x = \frac{V_{cc} \cdot R_4 // R_L}{R_3 + R_4 // R_L} + \frac{2 \cdot R_3 // R_L}{R_4 + R_3 // R_L} = \frac{17}{4} = 4.25V \quad (2.5)$$

Ma allora abbiamo ottenuto $V_x < V_y \Rightarrow V_{id} < 0$ che è un assurdo poichè contraddice l'ipotesi. Ne consegue che per $V_K = +V_{cc}$ il circuito non ammette soluzione.

2) *Ipotesi di uscita dell'operazionale satura a $-V_{cc}$ ($V_{id} < 0$)*

In questa ipotesi deve essere $V_x < V_y$ e $V_K = -V_{cc}$. Risulta

$$V_y = \frac{-V_{cc}R_1}{R_1 + R_2} = \frac{-V_{cc}}{2} = -7.5V \quad (2.6)$$

Tuttavia

$$V_x = \frac{-V_{cc} \cdot R_4 // R_L}{R_3 + R_4 // R_L} + \frac{2 \cdot R_3 // R_L}{R_4 + R_3 // R_L} = \frac{-13}{4} = -3.25V \quad (2.7)$$

Si ottiene quindi $V_x > V_y \Rightarrow V_{id} > 0$ che è un assurdo poichè contraddice l'ipotesi. Anche in questo caso per $V_K = -V_{cc}$ il circuito non ammette soluzione. Non rimane che verificare la

3) *Ipotesi di uscita dell'operazionale non satura ad un qualunque valore di tensione compreso fra $+V_{cc}$ e $-V_{cc}$, con $V_{id} = 0$*

In questo caso deve essere $V_x = V_y$, con

$$V_y = \frac{V_K \cdot R_1}{R_1 + R_2} = \frac{V_K}{2} \quad (2.8)$$

Impostando il bilancio delle correnti al nodo x si ottiene

$$\frac{V_K - V_K/2}{R_3} + \frac{2 - V_K/2}{R_4} = \frac{V_K}{2R_L} \quad (2.9)$$

da cui

$$\frac{V_K}{2} + 2 - \frac{V_K}{2} = V_K \Rightarrow V_K = 2V \quad (2.10)$$

Ne consegue che l'unico valore ammissibile per V_K è $2V$, ed in tale condizione la corrente che scorre sul resistore R_L è pari a $I_L = 1/500 = 2mA$.

Commento ai risultati

La soluzione individuata è una soluzione stabile, la cui stabilità è indotta dalla prevalenza della retroazione negativa su quella positiva. Eseguendo una analisi alle variazioni del circuito ad anello aperto¹ nell'intorno del punto $V_K = 2V$, una variazione infinitesima dV_K della tensione V_K comporta una variazione $dV_y = \frac{dV_K R_1}{R_1 + R_2} = dV_K/2$ sul morsetto invertente ed una variazione $dV_x = \frac{dV_K R_L // R_4}{R_L // R_4 + R_3} = dV_K/4$ sul morsetto non invertente, da cui sull'uscita dell'operazionale è indotta una variazione

$$dV_o = A dV_{id} = A (dV_x - dV_y) = -A \frac{dV_K}{4} \quad (2.11)$$

col predominio della retroazione negativa su quella positiva. In tale condizione, a seguito di una perturbazione, il sistema tende naturalmente a ristabilizzarsi sul suo unico punto di equilibrio caratterizzato da $V_K = 2V$.

————— ⊗ —————

¹Ovvero staccando l'uscita dell'amplificatore operazionale dal nodo V_K

Esercizio 2.2.2 Si consideri il circuito in Fig. 2.5, in cui $V_{cc} = 10V$, $R_1 = 1k\Omega$, $R_2 = 10k\Omega$, $R_3 = 9k\Omega$ e si assuma per il diodo D il modello ideale² con caduta di tensione $V_{ON} = 0.5V$. Determinare l'insieme dei valori di V_{out} per cui il circuito ammette soluzione.

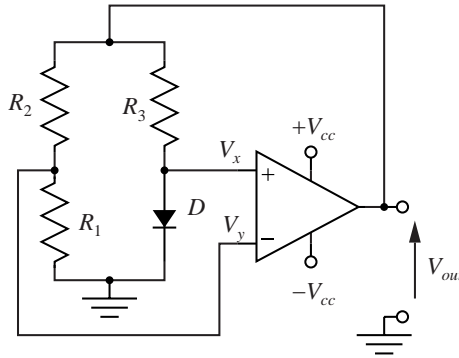


Figura 2.5: Circuito dell'Es. 2.2.2.

Soluzione. Analogamente a quanto visto nell'Es. 2.2.1, nel circuito di Fig. 2.5 sono presenti una retroazione positiva ed una negativa. Anche in questo caso, al fine di poter individuare i punti fissi del sistema saranno cercate soluzioni che siano compatibili con l'amplificatore operazionale posto volta per volta in uno dei suoi possibili stati ideali (vedi Fig. 2.1):

1. uscita satura a $+V_{cc}$ ($V_{id} > 0$)
2. uscita satura a $-V_{cc}$ ($V_{id} < 0$)
3. uscita non satura ad un qualunque valore di tensione compreso fra V_{cc} e V_{ee} , con $V_{id} = 0$

1) *Ipotesi di uscita dell'operazionale satura a $+V_{cc}$ ($V_{id} > 0$)*

Il diodo in tale condizione è in conduzione, per cui - in riferimento al modello ideale del diodo - qualunque sia la corrente sul resistore R_3 si ha $V_x = 0.5V$. La tensione V_y invece è data semplicemente dal partitore

$$V_y = \frac{V_{cc} \cdot R_1}{R_1 + R_2} = \frac{10}{11} \approx 0.91V \quad (2.12)$$

²Applicando tale modello al diodo D nel circuito di Fig. 2.5, la corrente I_D verso massa che scorre nel diodo è nulla per $V_x < V_{ON}$ e qualunque (positiva) per $V_x = V_{ON}$.

Ma allora abbiamo ottenuto $V_x < V_y \Rightarrow V_{id} < 0$ che è un assurdo poichè contraddice l'ipotesi. Ne consegue che per $V_{out} = +V_{cc}$ il circuito non ammette soluzione.

2) *Ipotesi di uscita dell'operazionale satura a $-V_{cc}$ ($V_{id} < 0$)*

In tal caso il diodo è interdetto e sul resistore R_3 non scorre corrente. Ne consegue che $V_x = V_{out} = -V_{cc} = -10V$. V_y invece è data dal partitore

$$V_y = \frac{-V_{cc} \cdot R_1}{R_1 + R_2} = -\frac{10}{11} \approx -0.91V \quad (2.13)$$

Abbiamo trovato in questo caso $V_y > V_x \Rightarrow V_{id} < 0$. Ne consegue che per $V_{out} = -V_{cc}$ il circuito ammette soluzione. Per concludere è necessario analizzare se esistano altre soluzioni compatibili con la

3) *Ipotesi di uscita dell'operazionale non satura ad un qualunque valore di tensione compreso fra $+V_{cc}$ e $-V_{cc}$, con $V_{id} = 0$*

In questo caso deve essere necessariamente $V_x = V_y$. Se il diodo è interdetto ($V_{out} < V_{ON}$) abbiamo che $V_x = V_{out}$, e

$$V_y = \frac{V_{out} \cdot R_1}{R_1 + R_2} = \frac{V_{out}}{11} \quad (2.14)$$

da cui $V_x = V_y$ se e solo se $V_{out} = 0$. Se il diodo è in conduzione ($V_{out} \geq V_{ON}$), si ha che $V_x = 0.5V$ e che l'unico valore di V_{out} per cui $V_y = 0.5$ dalla (2.14) è $V_{out} = 5.5V$.

Ricapitolando risulta che il circuito ammette soluzione per i valori di

$$V_{out} \in \{-10V, 0V, 5.5V\}.$$

Commento ai risultati

I tre valori sopra individuati sono soluzioni formali del problema, ma solo i valori $V_{out} = -10V$ e $V_{out} = +5.5V$ rappresentano soluzioni stabili del circuito, mentre la soluzione $V_{out} = 0V$ è instabile. Questo è dimostabile operando come nell'Es. 2.2.1. Si consideri ad esempio la soluzione $V_{out} = 0$ e si analizzi alle variazioni il circuito ad anello aperto³ nell'intorno di questo punto. Ne consegue che nell'intorno di $V_{out} = 0$ il diodo è un circuito aperto e che una variazione dV_{out} al nodo V_{out} comporta una variazione $dV_x = dV_{out}$ al nodo V_x , mentre la stessa variazione dV_{out} comporta una variazione $dV_y = dV_{out} \frac{R_1}{R_1 + R_2} = \frac{dV_{out}}{11}$ al nodo V_y . Ne consegue che sull'uscita dell'operazionale è

$$dV_o = A dV_{id} = A(dV_x - dV_y) = A(dV_{out} - \frac{dV_{out}}{11}) = A \frac{10}{11} dV_{out} \quad (2.15)$$

³Ovvero staccando l'uscita dell'amplificatore operazionale dal nodo V_{out}

col predominio della retroazione positiva su quella negativa. In tale condizione, a seguito di una perturbazione, il sistema tende a divergere dal punto considerato $V_{out} = 0V$. E' lasciato per esercizio effettuare lo stesso tipo di analisi per le due soluzioni stabili $V_{out} = -10V$ e $V_{out} = +5.5V$ (Per il punto $V_{out} = -10V$ sono di interesse solo le perturbazioni positive, giacché l'uscita non può divergere negativamente oltre i $-10V$).

————— ⊗ —————

2.3 Circuiti astabili

2.3.1 Generatori di onda quadra

Esercizio 2.3.1 Si consideri il generatore di onda quadra in Fig. 2.6 con $R_U = 2k\Omega$, $R_D = 3k\Omega$, $R_A = 2k\Omega$, $R = 1k\Omega$, $C = 1\mu F$, $V_{cc} = 10V$. Calcolare il periodo ed il duty cycle del segnale generato.

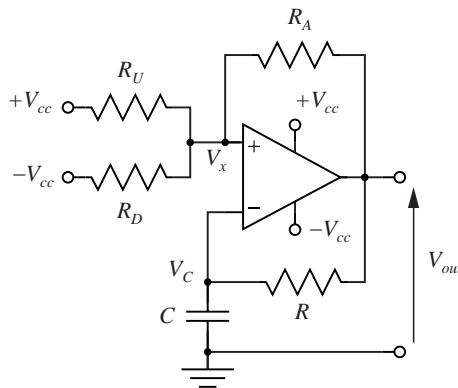


Figura 2.6: Generatore di onda quadra.

Soluzione. L'uscita dell'operazionale rimane saturata a $+V_{cc}$ fintanto che $V_x > V_C$. Ponendo quindi $V_{out} = V_{cc}$ si trova che

$$V_{xU} = \frac{(V_{cc} - (-V_{cc})) \cdot R_D}{R_D + R_U // R_A} - V_{cc} = 5V \quad (2.16)$$

Analogamente, l'uscita dell'operazionale rimane saturata a $-V_{cc}$ fintanto che $V_x < V_C$. Ponendo $V_{out} = -V_{cc}$ si trova che

$$V_{xD} = \frac{(V_{cc} - (-V_{cc})) \cdot R_D // R_A}{R_U + R_D // R_A} - V_{cc} = -2.5V \quad (2.17)$$

I valori della tensione V_C che determinano la commutazione del circuito sono pertanto $5V$ e $2.5V$. Fissato in $t = 0$ l'istante della commutazione dell'uscita dell'operazionale si ha che

$$V_C(t) = (V_{out} - V_C(0))(1 - e^{-t/RC}) + V_C(0) \quad (2.18)$$

Assumendo V_{out} commutato su $V_{cc} = 10V$ e $V_C(0) = -2.5V$ si ha che il periodo di tempo Δt_U per cui l'uscita è alta è il tempo per cui è verificata l'equazione

$$V_{C_U}(\Delta t_U) = (10 - (-2.5))(1 - e^{-\Delta t_U/RC}) - 2.5 = 5V = V_{x_U} \quad (2.19)$$

da cui

$$\Delta t_U = -RC \ln 0.4 \approx 0.916 \text{ ms} \quad (2.20)$$

analogamente, assumendo V_{out} commutato su $-V_{cc} = -10V$ e $V_C(0) = 5V$ si ha che il periodo di tempo Δt_D per cui l'uscita è bassa è il tempo per cui è verificata l'equazione

$$V_{C_D}(\Delta t_D) = (-10 - 5)(1 - e^{-\Delta t_D/RC}) + 5 = -2.5V = V_{x_D} \quad (2.21)$$

da cui

$$\Delta t_D = -RC \ln 0.5 \approx 0.693 \text{ ms} \quad (2.22)$$

Ne consegue che il periodo del segnale generato è $T = \Delta t_U + \Delta t_D = 1.609 \text{ ms}$, mentre il duty cycle è

$$duty \ cycle = \frac{\Delta t_U}{T} \approx 57\% \quad (2.23)$$

————— ⊗ —————

Capitolo 3

Convertitori A/D e D/A

Negli esercizi di questo capitolo, quando non altrimenti specificato, per gli amplificatori operazionali impiegati saranno assunte le seguenti caratteristiche $R_0 = 0\Omega$, $R_{id} = \infty$, $CMRR = \infty$, $V_{OS} = 0V$, $I_{B1} = I_{B2} = 0A$, $SR = \infty$ e risposta in frequenza a singolo polo (1.1). In riferimento alle nozioni introdotte durante il corso, sarà utilizzata la seguente notazione:

- SNR : rapporto segnale rumore
- n : numero dei bit del convertitore
- $f_c = \frac{1}{T_c}$: frequenza di campionamento [Hz]
- t_{conv} : tempo di conversione del convertitore A/D [s]
- t_{acq} : tempo di acquisizione del Sample and Hold (S&H)[s]
- t_{set} : tempo di settling del S&H [s]
- Δt_j jitter del ritardo di apertura del S&H [s]
- $Droop$: velocità di scarica della capacità di campionamento in fase di *hold* [V/s]
- V_{FS} : tensione di fondo scala del convertitore A/D [V]
- $V_{LSB} = \frac{V_{FS}}{2^n}$: risoluzione del convertitore A/D [V]

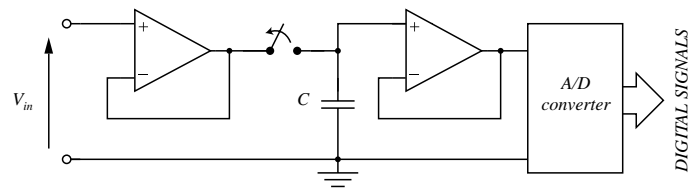


Figura 3.1: Stadio di acquisizione Sample and Hold

3.1 Acquisizione dei dati

Esercizio 3.1.1 Nello stadio *Sample and Hold* di Fig. 3.1 i due amplificatori operazionali sono caratterizzati da correnti di polarizzazione $I_{b1} = I_{b2} = 0.1\mu A$, e presentano una resistenza di ingresso di $10M\Omega$. Assumendo

- $V_{in}(t) \geq 0$;
- banda di $V_{in}(t) = 5kHz$;
- $C = 1nF$
- convertitore A/D a 6 bit;
- dinamica del convertitore sempre adattata alla dinamica del segnale di ingresso.

Si determini

1. il valore limite per la somma dei tempi di settling e di acquisizione
2. il minimo valore della dinamica di V_{in}

se il tempo di conversione del convertitore A/D rappresenta il 75% del tempo totale disponibile per l'acquisizione e conversione di un singolo campione alla frequenza di Shannon, ed se la massima variazione di tensione sulla capacità di tenuta durante il tempo di conversione deve essere inferiore ad $1V_{LSB}$.

Soluzione. Assumendo che il segnale di ingresso sia a banda limitata di $5kHz$ esso deve essere acquisito almeno ad una frequenza di campionamento $f_c \geq 10kHz$. Assumendo $T_c = 1/f_c = 10^{-4}s$ deve risultare

$$t_{acq} + t_{set} + t_{conv} \leq T_c$$

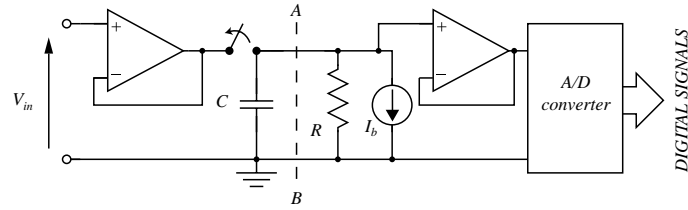


Figura 3.2: Modello usato nell'Es.3.1.1

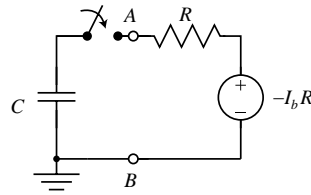


Figura 3.3: Scarica della capacità sul modello equivalente di Thevenin del bipolo A-B a valle (Es. 3.1.1)

da cui, imponendo che il tempo di conversione dell'A/D sia pari al 75% del tempo totale necessario all'acquisizione e conversione del dato deve essere

$$t_{acq} + t_{set} \leq \frac{T_c}{4} = 0.25 \cdot 10^{-4} s$$

a cui corrisponde

$$t_{conv} = 3(t_{acq} + t_{set}) \leq \frac{3T_c}{4} = 0.75 \cdot 10^{-4} s \quad (3.1)$$

Adesso è necessario valutare il *droop* legato alle perdite del circuito. In particolare le non idealità introdotte determinano il modello di Fig. 3.2. L'andamento temporale della tensione sulla capacità segue un andamento esponenziale la cui espressione è di immediata determinazione una volta esplicitato l'equivalente di Thevenin del circuito a valle della sezione A-B in Fig. 3.3. Durante la fase di *hold* la tensione ai capi della capacità segue la legge

$$V_C(t) = V_C(0) - (I_b R + V_C(0)) \left(1 - e^{-\frac{t}{RC}}\right)$$

che per valori di $t \ll RC = 10^{-2} s$ può essere approssimata¹ considerando il troncamento ai termini di primo grado della serie di Taylor di

$$(1 - e^{-\frac{t}{RC}}) = \frac{t}{RC} + o(t^2)$$

¹Condizione ampiamente soddisfatta, considerando la (3.1)

ottenendo

$$V_C(t) \approx V_C(0) - \frac{(I_b R + V_C(0)) t}{RC}$$

Il valore della capacità in $t = 0$ (inizio della fase di hold) è pari a V_{in} , per cui si richiede che alla fine della conversione la variazione della tensione ai capi della capacità non sia superiore a $V_{LSB} = \frac{V_{FS}}{2^n}$ ovvero, essendo il convertitore a $n = 6$ bit

$$\frac{(I_b R + V_{in}) t_{conv}}{RC} < \frac{V_{FS}}{2^6} \quad (3.2)$$

La (3.2) pone la condizione più stringente quando $V_{in} = V_{FS}$, da cui si ottiene

$$(1 + V_{FS}) t_{conv} < \frac{V_{FS}}{100 \cdot 2^6}$$

ovvero

$$V_{FS} > \frac{6400 t_{conv}}{1 - 6400 t_{conv}}$$

Assumendo $t_{conv} = 0.75 \cdot 10^{-4}$ (il massimo ammissibile per t_{conv}) si ottiene $V_{FS} > 0.93V$.

----- ⊗ -----

Capitolo 4

Elettronica digitale

4.1 Invertitori n-MOS

Esercizio 4.1.1 Si consideri l'invertitore di Fig. 4.1. Trascurando l'effetto body e la modulazione di canale, calcolare V_{OL} , V_{OH} e la potenza statica media dissipata assumendo per i due transistor $V_{dd} = 5V$, $K_{n1} = 100\mu A/V^2$, $K_{n2} = 400\mu A/V^2$, $V_{Tn} = 1V$.

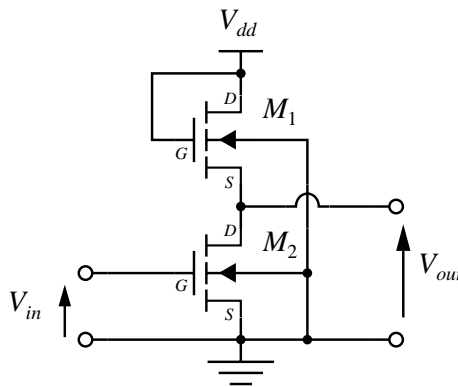


Figura 4.1: Inverter n-MOS con carico attivo connesso a diodo.

Soluzione. Il transistor M_1 è connesso a diodo, ovvero su di esso scorre una corrente nulla per $V_{dd} - V_{out} < V_{Tn}$, mentre per $V_{dd} - V_{out} \geq V_{Tn}$, risultando sempre verificata la condizione di saturazione, scorre una corrente circa¹ pari a $K_{n1}(V_{dd} - V_{out} - V_{Tn})^2$. La tensione di uscita V_{OL} è ottenuta assumendo in ingresso la tensione V_{OH} e viceversa.

¹Ovvero trascurando la modulazione di canale e l'effetto substrato.

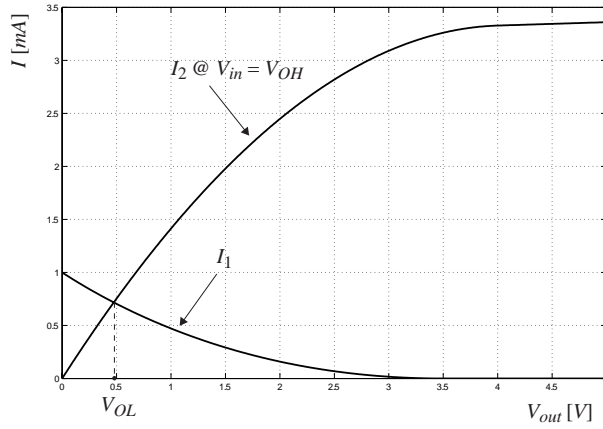


Figura 4.2: Individuazione grafica del punto $V_{out} = V_{OL}$ per il circuito di Fig. 4.1.

Calcolo di V_{OH} .

Per un corretto funzionamento di questo tipo di strutture circuitali è necessario che la tensione V_{OL} posta in ingresso sia tale da interdire il transistor pilotato M_2 (ovvero $V_{OL} < V_{Tn}$). Assumendo per ipotesi tale condizione verificata, in seguito ad una transizione alto-basso del segnale di ingresso, la capacità connessa al nodo di uscita V_{out} viene caricata attraverso M_1 alla tensione $V_{dd} - V_{Tn}$, valore oltre il quale si ha l'interdizione di M_1 . Pertanto se ne evince che per questo invertitore $V_{OH} = V_{dd} - V_{Tn} = 4V$.²

Calcolo di V_{OL} .

Posto $V_{in} = V_{OH}$ è ragionevole assumere che il transistor M_2 si trovi in regione di triodo. Tale supposizione è giustificata osservando la Fig. 4.2, ed avendo ipotizzato $V_{OL} < V_{Tn}$. Il valore dell'uscita $V_{out} = V_{OL}$ è determinato imponendo l'uguaglianza fra le correnti che scorrono nei due transistor:

$$K_{n2}[2(V_{GS2} - V_{Tn})V_{DS2} - V_{DS2}^2] = K_{n1}(V_{GS1} - V_{Tn})^2 \quad (4.1)$$

da cui, assumendo $V_{GS2} = V_{in} = V_{OH} = 4V$

$$K_{n2}[2(V_{OH} - V_{Tn})V_{OL} - V_{OL}^2] = K_{n1}(V_{dd} - V_{OL} - V_{Tn})^2 \quad (4.2)$$

$$V_{OL} \approx \frac{32 \pm \sqrt{32^2 - 20 \cdot 16}}{10} \approx \begin{cases} 0.55V \\ 5.8V \text{ (soluzione impossibile)} \end{cases} \quad (4.3)$$

²Tenendo conto dell'effetto body, sarebbe corretto scrivere $V_{OH} = V_{dd} - V_{Tn1}(V_{OH})$, poichè se $V_{out} > 0$ per il transistor M_1 risulta $V_{SB} > 0$.

Verifica dei risultati.

Per la convalida dei risultati ottenuti è necessario verificare le ipotesi fatte:

- $V_{OL} \approx 0.55V \Rightarrow (V_{OL} < V_{Tn})$ è verificata;
- $V_{OL} \approx 0.55V \Rightarrow (V_{OL} < V_{OH} - V_{Tn})$, ovvero il transistor M_2 è effettivamente in regione di triodo.

Calcolo della potenza statica media dissipata.

L'invertitore dissipa potenza statica solo nello stato $V_{out} = V_{OL}$, poichè nello stato $V_{out} = V_{OH}$ il transistor M_2 è in condizione di interdizione. Assumendo i due stati dell'inverter equiprobabili risulta

$$P_{Dstat} = \frac{P_{Dstat}(V_{OL}) + P_{Dstat}(V_{OH})}{2} = \frac{P_{Dstat}(V_{OL})}{2} = \quad (4.4)$$

$$= \frac{V_{dd} \cdot I_1(V_{OL})}{2} = \frac{V_{dd} K_{n1} (V_{dd} - V_{OL} - V_{Tn})^2}{2} \approx \quad (4.5)$$

$$\approx 2.95mW \quad (4.6)$$

————— ⊗ —————

4.2 Invertitori C-MOS

Esercizio 4.2.1 Si consideri l'invertitore di Fig. 4.3 dove i due transistor sono caratterizzati da $V_{Tn} = |V_{Tp}| = 1V$. Assumendo $V_{dd} = 1.5V$ determinare l'andamento della tensione di uscita in funzione di quella di ingresso.

Soluzione. Analizziamo il comportamento del circuito variando in modo crescente la tensione di ingresso da $0V$ a $V_{dd} = 1.5V$. Il transistor M_1 è in conduzione se $V_{in} > V_{Tn} = 1V$, mentre il transistor M_2 è in conduzione se $V_{in} < V_{dd} - V_{Tn} = 0.5V$. Ne consegue che per $0 \leq V_{in} < 0.5V$ il transistor M_2 è interdetto, mentre M_1 è in conduzione, mantenendo l'uscita a $V_{dd} = 1.5V$. Per $0.5 \leq V_{in} \leq 1V$ entrambi i transistor sono interdetti. In questa situazione la capacità C_L si mantiene carica alla tensione $V_{out} = 1.5V$. Per $1 < V_{in} \leq 1.5V$ il transistor M_2 passa alla conduzione, portando l'uscita a $V_{out} = 0V$. L'analisi si completa facendo variare in modo decrescente la tensione di ingresso da $1.5V$ a $0V$, ottenendo in conclusione il ciclo di isteresi riportato in Fig. 4.4

————— ⊗ —————

Esercizio 4.2.2 Si consideri la cascata di due invertitori identici di Fig. 4.5. Assumendo i transistor caratterizzati da $V_{Tn} = |V_{Tp}|$, $W_n = L_n = L_p$, $\mu_n = 2.5\mu_p$, $K_n = K_p$

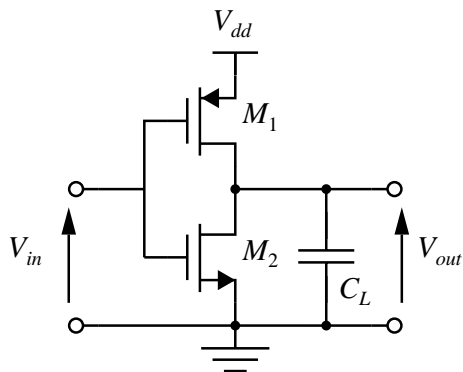


Figura 4.3: Inverter CMOS con carico capacitivo C_L .

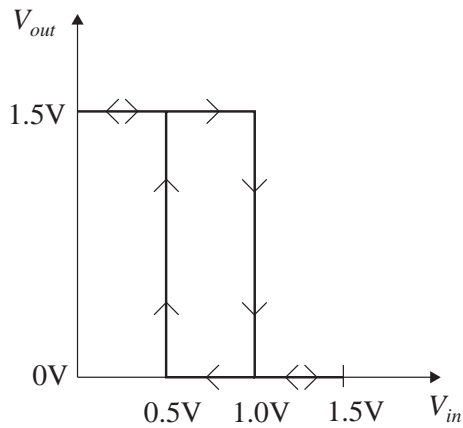


Figura 4.4: Isteresi del circuito di Fig. 4.3 con $V_{dd} = 1.5V$, $V_{Tn} = -V_{Tp} = 1V$.

1. *fornire una stima approssimata del carico capacitivo del primo inverter;*
2. *calcolare il tempo di propagazione del primo inverter, assumendo in ingresso un segnale ideale a transizioni istantanee.*
3. *Risolvere i punti 1) e 2) assumendo $V_{Tn} = |V_{Tp}|$, $W_p = W_n = L_n = L_p$, $\mu_n = 2.5\mu_p$.*

Soluzione. Il primo inverter presenta un carico capacitivo dato dalla capacità di ingresso del secondo inverter.

Soluzione ai punti 1) e 2).

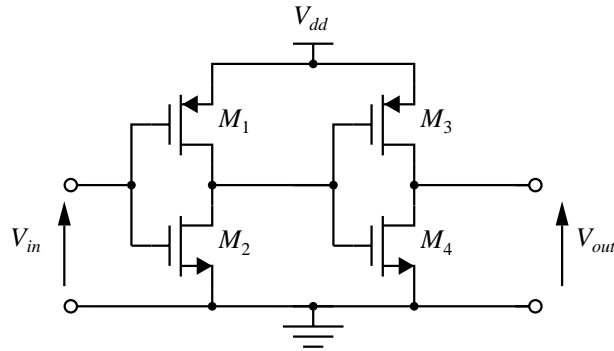


Figura 4.5: Cascata di due invertitori CMOS.

In prima approssimazione la capacità risultante corrisponde alla somma

$$C_L \approx C_{ox}(W_n L_n + W_p L_p) = 3.5 C_{ox} W_n L_n$$

Il risultato è calcolato tenendo conto che essendo $L_n = L_p$ e $\mu_n = 2.5\mu_p$ risulta ($K_n = K_p$) $\Rightarrow (W_p = 2.5W_n)$. Il tempo di propagazione è dato da

$$t_P = \frac{t_{PHL} + t_{PLH}}{2}$$

Il tempo t_{PHL} corrisponde a quello necessario alla tensione di uscita per passare da V_{OH} a metà dello swing logico. In questo caso la capacità è scaricata attraverso l'nMOS, da cui

$$t_{PHL} \approx \frac{\left(\frac{V_{OH}-V_{OL}}{2}\right) C_L}{|I_{sat}|_n} = \frac{V_{dd} 3.5 W_n L_n C_{ox}}{2K_n(V_{dd} - V_{Tn})^2} \quad (4.7)$$

Analogamente si calcola il tempo t_{PLH}

$$t_{PLH} \approx \frac{\left(\frac{V_{OH}-V_{OL}}{2}\right) C_L}{|I_{sat}|_p} = \frac{V_{dd} 3.5 W_n L_n C_{ox}}{2K_p(V_{dd} - V_{Tp})^2} \quad (4.8)$$

Con riferimento ai dati del problema si trova

$$t_P \approx \frac{V_{dd} 3.5 W_n L_n C_{ox}}{2K_n(V_{dd} - V_{Tn})^2} \quad (4.9)$$

Soluzione al punto 3).

Con i nuovi dati risulta che in prima approssimazione la capacità C_L corrisponde alla somma

$$C_L \approx C_{ox}(W_n L_n + W_p L_p) = 2 C_{ox} W_n L_n$$

Analogamente al caso precedente le (4.7)-(4.8) risultano

$$t_{PHL} \approx \frac{\left(\frac{V_{OH}-V_{OL}}{2}\right) C_L}{|I_{sat}|_n} = \frac{V_{dd} W_n L_n C_{ox}}{K_n (V_{dd} - V_{Tn})^2} \quad (4.10)$$

$$t_{PLH} \approx \frac{\left(\frac{V_{OH}-V_{OL}}{2}\right) C_L}{|I_{sat}|_p} = \frac{V_{dd} W_n L_n C_{ox}}{K_p (V_{dd} - V_{Tp})^2} \quad (4.11)$$

Essendo $W_p = W_n = L_n = L_p$ e $\mu_n = 2.5\mu_p$ risulta $K_n = 2.5 K_p$ da cui

$$t_P \approx \frac{V_{dd} W_n L_n C_{ox}}{2(V_{dd} - V_T)^2} \left(\frac{1}{K_n} + \frac{2.5}{K_n} \right) = \frac{V_{dd} 3.5 W_n L_n C_{ox}}{2K_n (V_{dd} - V_{Tn})^2} \quad (4.12)$$

Commento ai risultati.

Osservando le espressioni trovate si evidenzia come i tempi di propagazione di un inverter CMOS simmetrico ($V_{Tn} = |V_{Tp}|$ e $K_n = K_p$) con l'nMos realizzato ad area minima ha lo stesso tempo di propagazione di un inverter CMOS realizzato con entrambi i transistor ad area minima (con conseguente non simmetria legata a $K_n \neq K_p$). In quest'ultimo caso tuttavia risulta che il t_{PLH} è oltre due volte più grande del t_{PHL} .

————— ⊗ —————

Esercizio 4.2.3 *Quando il segnale di ingresso è un'onda quadra reale a valori 0V – 10V l'inverter CMOS simmetrico di Fig. 4.3 con $V_{dd} = 10V$ e carico $C_L = 50pF$ assorbe mediamente una corrente di alimentazione pari a $0.8\mu A/kHz$. Stimare qual'è la componente di questa corrente che deriva dalla carica e scarica del carico capacitivo. Dire a quali cause è dovuta la parte rimanente della corrente media assorbita.*

Soluzione. Nell'ipotesi che le costanti di tempo del circuito ($R_{ON}C_L$) siano almeno 4-5 volte più piccole del periodo del segnale di ingresso, durante ogni periodo per la carica e scarica della capacità C_L viene dissipata una energia circa pari a $C_L V_{dd}^2$. Essendo l'inverter alimentato costantemente a V_{dd} , ne consegue che la corrente mediamente assorbita è pari a $C_L f V_{dd}$, dove f è la frequenza del segnale di ingresso. Normalizzando rispetto alla frequenza di lavoro si ottiene una corrente mediamente assorbita pari a $C_L V_{dd} = 50 \cdot 10^{-12} \cdot 10 = 0.5\mu A/kHz$. La parte rimanente della corrente mediamente assorbita è dovuta alla corrente che attraversa la serie dei due transistor M_1 ed M_2 durante le transizioni del segnale di ingresso.